

基于状态机的里程计信号滤波方法

景德胜^{1,2}, 刘 硕¹, 刘永强¹, 汪克念²

(1. 中国航空工业集团公司西安航空计算技术研究所, 西安, 710065; 2. 中国民航大学适航学院, 天津, 300300)

摘要 提出并实现了一种基于状态机的里程计信号数字滤波方法。该数字滤波方法以 FPGA 为硬件基础,对经过阻容滤波和光电耦合器隔离后的里程计信号,进行毛刺信号的检测和滤除;分析了里程计信号存在多次振荡时可能造成亚稳态的原因,针对此情况给出了对亚稳态异常情况的处理方法;给出了滤波状态机的详细设计方法。在仿真环境和试验室环境下,使用方波信号、脉冲信号、三角波信号和高斯信号等对滤波效果和亚稳态异常处理措施进行仿真和测试,结果表明该数字滤波方法可以有效滤除干扰信号、计数结果准确;应用该数字滤波方法的某车载系统进行了跑车实测,结果满足系统要求,证明该方法具备工程上的可行性。

关键词 状态机;滤波;里程计;亚稳态

DOI 10.3969/j.issn.1009-3516.2018.03.019

中图分类号 TN79 **文献标志码** A **文章编号** 1009-3516(2018)03-0107-05

Filtering Method for Odometer Signal Based on State Machine

JING Desheng^{1,2}, LIU Shuo¹, LIU Yongqiang¹, WANG Kenian²

(1. Xi'an Aeronautics Computing Technique Research Institute, AVIC, Xi'an 710068, China;

2. College of Airworthiness, Civil Aviation University, Tianjin 300300, China)

Abstract: This paper presents and realizes a digital filtering method for odometer-signal based on state machine. The method, taking field programmable gate array as hardware, detects and filters burr of the odometer signal after resistance-Capacitance circuits and optical coupler, analyzes the causes of bring on metastable state when odometer signal is in fluctuation, gives out a design and implementation of filtering state machine and the method treating with the anomaly state caused by metastable state. The simulation results show that the method can filter out disturbance signal effectively and the counting number of odometer signal is accurate, and this is feasible in engineering.

Key words: state machine; filtering; odometer; mestastable

里程计是陆用车载系统的重要组成部分,用于测量车辆行驶的里程信息^[1]。在车载惯性导航系统中,因 GPS 信号易受遮挡及在实战状况下存在无法利用的巨大的风险,现大部分车载系统都依靠车辆

自身的里程计信息进行辅助导航^[2],即采用惯性导航系统/里程计组合^[3-4]的方式实现车辆的定位定向^[5],提高设备的打击精度。这对里程计信号采集精度和准确度要求很高。

收稿日期: 2017-08-30

基金项目: 天津市自然科学基金(15JCQNJC42800)

作者简介: 景德胜(1985—),男,陕西蒲城人,工程师,主要从事弹载嵌入式计算机研究。E-mail:jing_desheng@163.com

引用格式: 景德胜,刘硕,刘永强,等. 基于状态机的里程计信号滤波方法[J]. 空军工程大学学报(自然科学版), 2018, 19(3): 107-111.
JING Desheng, LIU Shuo, LIU Yongqiang, et al. Filtering Method for Odometer Signal Based on State Machine[J]. Journal of Air Force Engineering University (Natural Science Edition), 2018, 19(3): 107-111.

某车载系统里程计采用霍尔传感器^[6],正常情况下输出信号为占空比 50%、幅值 10 V 的规整方波频率信号,实际使用时因受安装和使用环境的影响导致传感器输出信号畸变,实测传感器输出信号不规整、有毛刺、振荡和上升/下降沿时间拉长等现象,使得里程计信号的采集误差大。为了解决该问题,本文提出了基于状态机^[7]的里程计信号滤波^[8]方法,有效滤除了复杂环境下里程计信号的毛刺、振荡,并且消除了因信号振荡可能导致的亚稳态危害^[9]。

1 里程计信号采集

里程计信号依次经过阻容电路(Resistance-Capacitance Circuits, RC)滤波和光电耦合器隔离后,在 FPGA(Field-Programmable Gate Array, 现场可编程门阵列)内进行数字滤波和计数^[10],数字信号处理器(Digital Signal Processing, DSP)通过外部存储器接口总线从 FPGA 内读取计数结果并参与导航定位解算^[11]。里程计信号的采集电路见图 1。

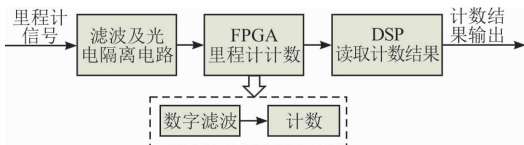


图 1 里程计信号采集电路

Fig. 1 Odometer signal processing circuit

复杂环境下,里程计传感器输出信号会在低电平 0 V 和高电平 10 V 之间有多次振荡,信号爬升时间超过 $1 \mu\text{s}$ 。使用光电耦合器对里程计信号进行隔离和整形,见图 2。经过实测,当光电耦合器前级输入电压低于 4 V 时,后级输出电压高于 2.44 V;当前级输入电压高于 5 V 时,后级输出电压低于 0.32 V;当光电耦合器前级输入电压在 4 ~ 5 V 之间时,后级输出电压在 0.8 ~ 2.0 V,具体实测数据见表 1。当里程计信号爬升时间为 $1 \mu\text{s}$ 时,使用示波器实测通过光电耦合器的里程计信号,除有毛刺外,电压处于 0.8 ~ 2.0 V 的时间约 100 ns。低电压晶体管-晶体管逻辑(Low-Voltage Transistor-Transistor Logic, L-VTTL)电平形式的 FPGA 芯片低电压辨识范围为 $-0.5 \sim 0.8 \text{ V}$,高电压辨识范围为 $2.0 \sim 3.6 \text{ V}$,在电压处于 0.8 ~ 2.0 V 时,FPGA 芯片内对该电压识别出的状态是不确定的^[12],容易导致亚稳态现象发生。

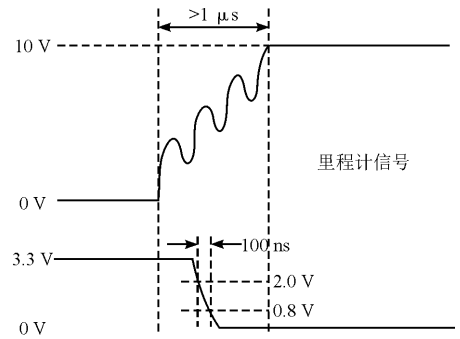


图 2 里程计信号经过光电耦合器前/后波形

Fig. 2 Odometer signal waveform before/after optical coupler

表 1 光电耦合器输入/输出电压实测表

Tab. 1 Voltage of optical coupler input and output

前级输入电压/V	3.0	4.0	4.5	5.0	10.0
后级输出电压/V	3.30	2.44	1.30	0.32	0.10

2 里程计信号滤波设计

实测复杂环境下里程计信号的毛刺宽度^[13]均小于 $5 \mu\text{s}$,因此,滤波设计中将滤波宽度定为 $5 \mu\text{s}$,滤波宽度的判断依靠时钟进行计数;为了避免异步情况下亚稳态现象对系统导致的危害,里程计滤波采用同步设计^[14-16]。详细滤波设计方法为:进入 FPGA 的里程计信号先用数字滤波电路的 80 MHz 进行同步,同步后进入滤波状态机滤波^[17-18]。滤波逻辑状态机共 4 个状态,分别为初始状态 1(001B)、边沿检测状态 2(010B)、滤波计数状态 3(011B)和边沿输出状态 4(100B)^[19],见图 3。

考虑到亚稳态这一在逻辑器件中无法彻底根除的潜在危害,为了增强滤波状态机的鲁棒性,在边沿输出状态 4 中增加异常处理设计。正常情况下,进入滤波计数状态 3 时,上升沿标志 rising 和下降沿标志 falling 必有一个状态为 1,但如果发生了亚稳态,逻辑器件中将产生无法预料的结果,在进入滤波计数状态 3 时存在上升沿标志和下降沿标志均为 0 的风险,这会导致在转入边沿输出状态 4 后发生死循环。因此必须在边沿输出状态 4 中增加异常情况处理,当上升沿标志、下降沿标志均为 0 时,转入初始状态 1。同时,对输入里程计信号采用单比特信号的亚稳态预防措施,信号进入 FPGA 后,经过两级触发器后再进入状态机。输入信号从里程计传感器的时钟域 1 传递到状态机时钟域 2 时,如果里程计信号不能满足第 1 级 D 型触发器建立-保持时间的要求,第 1 级 D 型触发器输出会发生亚稳态状态,但此时第 2 级 D 型触发器能输出稳定的电平信号,通过两级 D 型触发器可以有效滤除亚稳态情况。

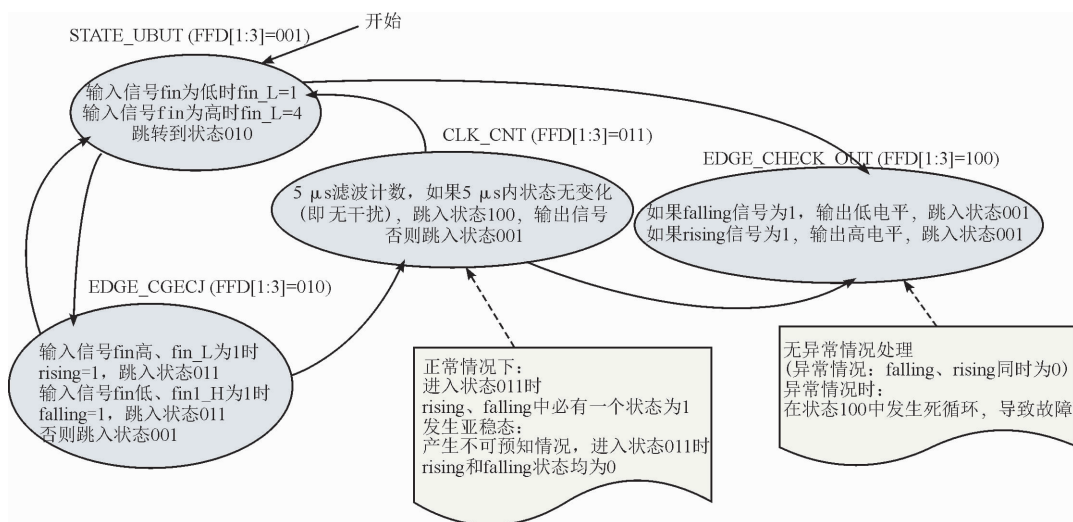


图 3 里程计滤波信号状态机示意图

Fig. 3 State machine diagram of filtering

3 测试验证

对于基于状态机的里程计滤波数字电路进行了仿真、实验室测试和跑车实测共 3 级验证,对亚稳态的处理效果也在验证中进行了测试。

3.1 仿真测试

设置里程计输入信号为 10 kHz 的 0、1 方波信号,方波信号上升、下降沿跳变前设置 4 μs 的毛刺信号,毛刺信号设置为 0.75 μs 和 0.325 μs 2 种宽

度,输入的里程计信号见图 4。里程计滤波电路状态机时钟频率为 80 MHz,周期为 12.5 ns。通过仿真,状态机跳转正常,里程计计数准确递增,证明里程计信号滤波电路设计正确,仿真结果见图 5。

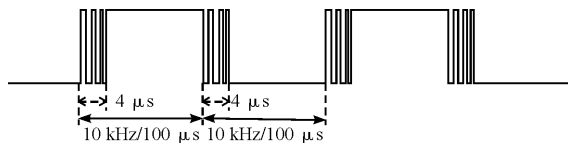


图 4 仿真用里程计输入信号示意图

Fig. 4 Original odometer signal for simulation

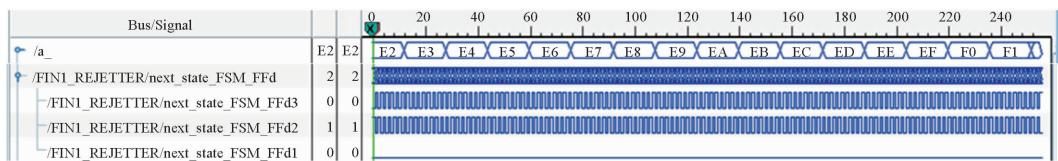


图 5 里程计滤波仿真结果

Fig. 5 Simulation result of odometer signal

3.2 实验室测试

实验室测试分别对无亚稳态异常处理的滤波逻辑和有亚稳态异常处理的滤波逻辑进行测试验证。

3.2.1 无亚稳态异常处理滤波逻辑测试

里程计信号经过光电耦合器整形后,不使用 D 型触发器进行两级同步后直接进入 FPGA 的里程计滤波电路,在状态机也未进行异常情况处理。使用信号发生器产生频率为 10 kHz、幅值为 10 V、高电平占空比为 50% 的信号,信号上升沿/下降沿时间设置为 1 μs,测试时里程计发生故障,无法正常计数。为了确认故障由状态机滤波导致,使用 chipscope 工具对故障时数字滤波逻辑的状态机跳转进行跟踪分析,发现故障时数字滤波的状态机在状态 4(100)中发生了死循环,见图 6。正常情况下在状态 4 中信号 falling 和 rising 至少有一状态为 1,可

使状态正常跳转,故障时信号 falling 和 rising 均为 0。进一步跟踪,发现状态 3 向状态 4 跳转时,信号 falling 和 rising 信号状态已经均为 0,见图 7。由此可得如果里程计信号滤波数字电路不进行亚稳态的异常处理,当信号爬升、下降时间超过数字滤波电路使用的时钟周期时,极易发生亚稳态情况,导致里程计信号计数故障。

3.2.2 有亚稳态异常处理滤波逻辑测试

使用信号发生器分别产生占空比 50% 的方波信号;占空比 50%,上升时间 2 μs 的脉冲信号;占空比 50%,下降时间 8 μs 的脉冲信号;占空比 50% 的三角波信号和占空比 50% 的高斯信号等,模拟里程计信号输入,分别进行 2 h 的考机测试,里程计计数结果均正常,无异常情况发生,输入信号及测试结果见表 2。

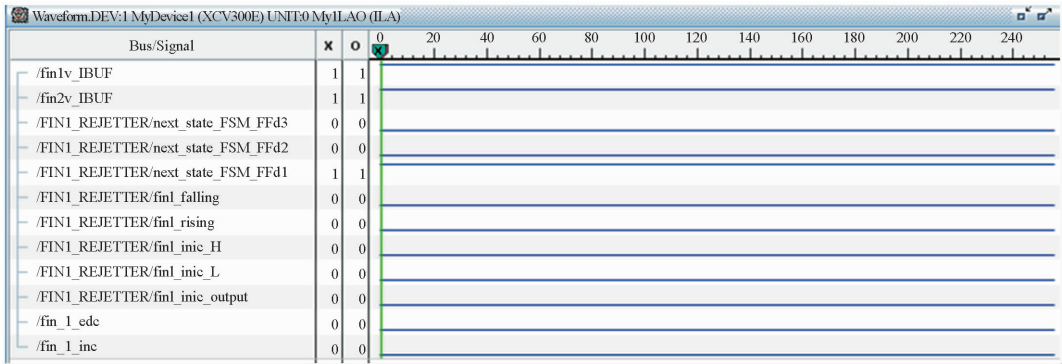


图 6 故障时数字滤波状态

Fig.6 State-machine's state in fault

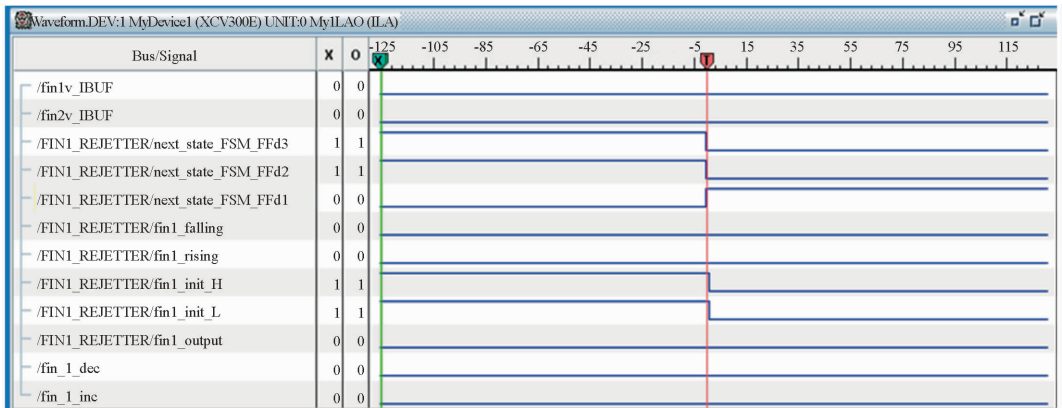


图 7 故障时状态 3 向状态 4 跳转图

Fig.7 Grape of state 3 change to state 4 in fault

表 2 有亚稳态异常处理滤波逻辑测试结果汇总

Tab.2 Result of filtering logic test including exception handling

信号源	波形	频率/kHz	幅值/V	高电平占空比/%	上升沿	下降沿	计数是否正确
方波		10	10	50	—	—	是
脉冲		10	10	50	2 μs	—	是
脉冲		10	10	50	—	8 μs	是
三角波		10	10	50	—	—	是
高斯		10	10	50	—	—	是

3.3 跑车实测

基于状态机的里程计滤波数字电路应用在某车载系统,该车载系统里程计信号电路经过滤波和整形电路后进入 FPGA 芯片,通过有亚稳态异常处理滤波数字电路后,进行里程计计数,然后由 DSP 处理器读取计数结果并转换为里程数。本文所描述的滤波方法随系统进行了 100 km 以上的跑车验证,整个过程里程计计数正常准确,换算出的里程数与实际里程数的误差满足系统要求。

滤波方法,在滤波方法中对里程计信号采取亚稳态异常处理措施,使得里程计信号在状态机中能够正常跳转,消除亚稳态对整个电路带来的影响。本滤波方法经过了仿真、实验室测试和跑车实测,证明该滤波方法可有效滤除设计宽度以下的毛刺信号,稳定准确地实现了里程计计数功能。目前该方法已成功应用于某军用车载系统,里程计计数功能稳定,完全满足系统工作要求。

参考文献(References):

[1] LEE D, SUNG J, A 16ps-Resolution Random Equivalent Sampling Circuit for TDR Utilizing a Vernler Time Delay Generation[J]. Nuclear Science Symposi-

4 结语

本文提出了一种基于状态机的里程计信号数字

- um Conference Record, 2003(2):1219-1223.
- [2] QIAN W, LIU J, ZHU Y. Novel Method of Improving the Alignment Accuracy of SINS on Mounting Base[J]. Journal of Systems Engineering and Electronic, 2009(05): 1052-1057.
- [3] GEORGY J, NOURELDIN A, KORENBERG M J, et al. Modeling the Stochastic Drift of a MEMS-based Gyroscope in Gyro/odometer/GPS Integrated Navigation[J]. IEEE Transactions on Intelligent Transportation Systems 2011, 11(4): 856-872.
- [4] KIM S B, BAZIN J C, LEE H K, et al. Ground Vehicle Navigation in Harsh Urban Conditions by Integrating Inertial Navigation System, Global Positioning System, Odometer and Vision Data[J]. IET Radar, Sonar and Navigation, 2011, 5(8): 814-823.
- [5] 王建群,吴清扬,曹宁. 一种基于状态机的毛刺信号滤波方法[J]. 北京理工大学学报, 2015, 35(3): 268-271.
WANG J Q, WU Q Y, CAO N. A Filtering Method for Burr Signal Based on State Machine[J]. Transactions of Beijing Institute of Technology, 2015, 35(3): 268-271. (in Chinese)
- [6] SONG Z, LI J, OUYANG M, et al. Rule-based Fault Diagnosis of Hall Sensors and Fault-Tolerant Control of PMSM[J]. Chinese Journal of Mechanical Engineering, 2013(4):813-822.
- [7] 李新荃,王魁臣. 计算机电子线路与数字逻辑[M]. 沈阳:东北大学出版社, 2005:163-166.
LI X Q, WANG K C. Electronic Circuit and digital logic[M]. Shenyang:Northeastern University Press, 2005:163-166. (in Chinese)
- [8] 向红军,雷彬. 基于单片机系统的数字滤波方法的研究[J]. 电测与仪表, 2005(9): 53-55.
XIANG H J, LEI B. The Selection for Digital Filtering Method based on SCM System[J]. Electrical Measurement and Instrumentation, 2005(9): 53-55. (in Chinese)
- [9] 田毅,范毓洋,李哲玮,等. 基于FPGA的亚稳态参数测量方法[J]. 微电子学与计算机, 2016, 33(10): 46-49.
TIAN Y, FAN Y Y, LI Z W, et al. Metastable Parameter Measurement Method Based on FPGA[J]. Microelectronics & Computer, 2016, 33(10): 46-49. (in Chinese)
- [10] 徐红薇,张福学,张增平. 基于FPGA的陀螺信号采集系统设计[J]. 北京信息科技大学学报(自然科学版), 2014(4):69-73.
XU H W, ZHANG F X, ZHANG Z P. Design of Gyroscope Data Acquisition System Based on FPGA[J]. Journal of Beijing Information Science & Technology University, 2014 (04):69-73. (in Chinese)
- [11] 陈虹安,刘智勇,阮太元. 基于地磁信号的车辆检测系统设计[J]. 五邑大学学报(自然科学版), 2016, 30(3):55-60.
CHEN H A, LIU Z Y, RUAN T Y. Design of a Vehicle Detection System Based on Geomagnetic Signals[J]. Journal of Wuyi University(Natural Science Edition), 2016, 30(3):55-60. (in Chinese)
- [12] WU J, MA Y, ZHANG J, et al. Research on Metastability based on FPGA[C] // Electronic Measurement & Instruments, 2009. ICEM' 09, 9th International Conference on IEEE. China, Beijing, 2009: 741-745.
- [13] 千承辉,宾康成,张汉良,等. 多种检波方式的智能电压表设计与实现[J]. 电子测量技术, 2016, 39(9): 133-140.
QIAN C H, BIN K C, ZHANG H L, et al. System Design of a Smart Voltmeter with Multi-Demodulations[J]. Electronic Measurement Technology, 2016, 39(9):133-140. (in Chinese)
- [14] 汪路元. FPGA设计中的亚稳态及其缓解措施[J]. 嵌入式技术, 2012(8):13-15.
WANG L Y. Metastable State and Mitigation Measures in FPGA Design[J]. Application of Electronic Technique, 2012(8):13-15. (in Chinese)
- [15] CHEN D, SINGH D, CHROMCZAK J. A Comprehensive Approach to Modeling, Characterizing and Optimizing for Metastability in FPGAs[C] // Symposium on Field Programmable Gate. Arrays, FPGA 2010. Monterey, USA, 2010:167-176.
- [16] 韩琼磊. 一种应用与SOC中的时钟复位管理单元的设计[J]. 中国集成电路, 2016(29):47-50.
HAN Q L. Design of Clock & Reset Management Unit for SOC System[J]. China Integrated Circuit, 2016(29):47-50. (in Chinese)
- [17] 杜常清,刘广通,武冬梅,等. 数字滤波计数在EMT台架测试中的应用研究[J]. 自动化与仪表, 2016(9): 64-68.
DU C Q, LIU G T, WU D M, et al. Application of Digital Filtering Technique in the EMT Bench Testing[J]. Automation & Instrumentation, 2016(9): 64-68. (in Chinese)
- [18] 王革超,梁久祯,陈璟,等. 加速度差分有限状态机计步算法[J]. 计算机科学与探索, 2016, 10(8): 1133-1142.
WANG G C, LIANG J Z, CHEN J, et al. Step Counting Algorithm Based on Finite State Machine Using Acceleration Differential[J]. Journal of Frontiers of Computer Science and Technology, 2016, 10(8):1133-1142. (in Chinese)
- [19] 王江,姜道连,杨成成,等. 基于有限状态机对GPS数据快速提取的研究[J]. 电子世界, 2016, 10:82-83.
WANG J, JIANG D L, YANG C C, et al. Research on Fast GPS Data Extraction Based on FSM[J]. Electronics World, 2016, 10:82-83. (in Chinese)