

单电子晶体管(SET)及其应用

蔡理^{1,2}, 马西奎²

(1. 空军工程大学 工程学院, 陕西 西安 710038; 2. 西安交通大学 电气学院, 陕西 西安 710049)

摘要:当电子器件的尺寸接近纳米尺度时,量子效应对器件工作的影响变得格外重要,就需要采用具有新机理的晶体管结构,单电子晶体管(SET)就是其中一个典型的结构。文中对比传统晶体管(MOSFET)的工作原理,分析了单电子晶体管SET的工作机理,简要概述了SET的一些应用。

关键词:单电子晶体管;纳米器件;量子效应;隧道效应;库仑阻塞现象

中图分类号:TN301 **文献标识码:**A **文章编号:**1009-3516(2002)06-0060-04

随着集成电路技术的发展,电子器件的尺寸越来越小。Peercy曾在文献[1]中指出:从1999年到2014年末,这15年期间将设计出具有栅长为20 nm的互补金属氧化物半导体(CMOS)场效应晶体管(FET),用它集成的电路互连结构具有大约35 nm线宽。由此看出,未来的器件、电路或系统将处在纳米级。一般认为100 nm是微电子技术发展的极限,而空间尺度在0.1~100 nm被定义为纳米空间,在纳米空间电子的波动性质将以明显的优势显示出来,这就是量子效应。利用这种量子效应是电子学革命新阶段的关键,因为小尺寸是先决条件,而不是问题。结构或器件尺寸越小,它越能有效地发挥功能。

自从1947年晶体管发明以来,其在尺寸方面持续减少而在开关速度上不断增加。晶体管的这种指数发展速度已经在信息获取、处理和通信技术领域里导致了一场革命。而且在集成电路中应用极为广泛的是场效应晶体管(FET)。但是,当器件的尺寸接近纳米尺度时,量子效应对器件工作的影响变得越来越重要,因此,可能需要采用新概念的晶体管结构。此结构中的一个典型例子是单电子晶体管(single-electron transistor, SET)^[2]。虽然,将来SET未必会取代传统电子学中的FET,但已证实它们可用于极低噪声模拟应用中。而且,由于SET不受与FET相同技术限制的影响,所以它能很逼近灵敏的量子极限。它对固态量子计算机也会是一个有用的读出器件。

然而,当器件变得更小、更快且集成度更高时,量子效应将必须加以考虑。即使在晶体管减小到原子或分子这一最终极限之前,我们也会遇到四个限制,即当信号能量、信号电荷、器件尺寸和器件尺寸的容差分别接近一个光子能量、一个电子电荷、电子波长和一个原子尺寸时,量子现象变得很重要。其实,现在研究的一个方向就是开发纳米尺度器件中出现的量子效应,用以实现目前器件还不能完成的某一功能。在某些应用中,需要工作在上述限制的信号能量或信号电荷或是两者兼有的情形下,量子效应不仅是不可避免的,而且也是所期望的。例如,在天文学中,从单个光子里提取尽可能多的信息是很重要的。量子信息理论中的最新进展显示出,一些完全表现为量子方式的开关元件不会简单地以最小的能量只做计算,而是它们还能完成用传统计算机将不可能做的工作。在量子计算机中,用量子比特或用“qubits”替代平常的bits。由于“qubits”能够相互牵连,因此就具有了一种在解决高度并行任务中是很有用的新型信息。为了读出这样的“qubits”,也就是放大它们相关的单量子信号,就需要一些新型的器件。而SET就是这样—个既特别简单而且又令人瞩目的器件,它利用隧道效应的量子现象来控制和测量在固态电路内的单一电子的运动。由单电子晶体管(SET)构成的电路是非常精密的固态静电计,在计量学和单一光子探测中都有应用。此外,在过去几年里,

收稿日期:2002-07-26

基金项目:陕西省自然科学基金资助项目(2002F34)

作者简介:蔡理(1959-),女,福建永春人,副教授,博士生,主要从事模拟集成滤波器理论和设计,小波变换理论及应用,纳米电子器件理论及应用研究;

马西奎(1958-),男,陕西人,教授,博士生导师,主要从事电气工程中多种物理场的耦合理论及其数值分析和软件技术,通信与电子系统中的电磁场与电磁波等研究。

已经实现了用 SET 电路可以完成单一量子双态系统 (qubit) 中的测量。即 SET 是一个工作在量子极限附近的电荷放大器。

1 传统的晶体管 (MOSFET)

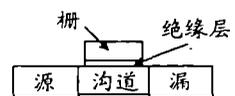
在讨论单电子晶体管 (SET) 的性能之前,有必要回顾一下最常见的晶体管的工作原理,比如金属氧化物半导体晶体管 (MOSFET)。图 1 简单表示了 MOSFET 的结构及其工作原理,这里以 nMOSFET 为例。图 1 (a) 中,源和漏为两个导电电极,中间通过一个沟道连接着,在由半导体构成的沟道中,传导电子的数量是能够变化的。第三个导电电极称为栅极,是用很薄的绝缘层将其与沟道分离,在栅极与源极之间施加一个电压 v_{gs} 。当栅源电压 v_{gs} 为零时,沟道中没有传导电子,因此,沟道处在绝缘状态,漏极电流 i_D 为零,如图 1 (b) 中曲线所示。但是当栅源电压 v_{gs} 增大时,由于在栅极下的沟道中有很多电子,沟道变为导通,因此,在漏源电压 v_{ds} 作用下,将有漏极电流 i_D 产生,如图 1 (b) 中 I 区所示。显然,栅源电压 v_{gs} 越大,能够参与电流的沟道电子总数也将越大。最后,当漏源电压 v_{ds} 增加到一定数值时,所有的电子都能够通过沟道,电流不再取决于漏源电压 v_{ds} , i_D 趋于饱和状态,如图 1 (b) 中 II 区所示。

因为栅源电压的增大能使沟道中通过的电流更大,所以此场效应提供了一个放大机理。漏源电流是由沟道的导电性决定,它取决于两个因素:传导电子的密度和电子的迁移率。电子密度直接由栅源电压来控制。而电子迁移率是由晶体中静态不规则的电子碰撞,以及热运动的电子动态变形来确定。应当指出,至此还没有涉及到电子的类波性,也没有涉及到由单个原子构造的沟道的情形。具有唯一的量子性质是 Pauli 原理,它要求沟道中电子每种可能的状态至多能由唯一的一个电子所拥有。这意味着只有一定数量的电子才能聚集在沟道中,因此就使得电流有个极限。然而,随着制造 FET 的尺寸越小,电子和原子的量子特性将愈加重要。例如,电子的波动特性将影响它们穿过沟道的方式。当沟道的横向尺寸小到可与电子波长(大约为 100 nm)相比较时,在器件中电子的传播对原子的无序状态变得更灵敏,这是现在制造工艺中所固有的。这个无序状态使得沟道保持绝缘,甚至当电子密度增加也是如此。这种影响是由器件尺寸达到极限而产生的,在制造器件的原子结构中,如果尺寸在不断减小但是又不采用改进措施,则此种影响就会引起一个较大的问题。

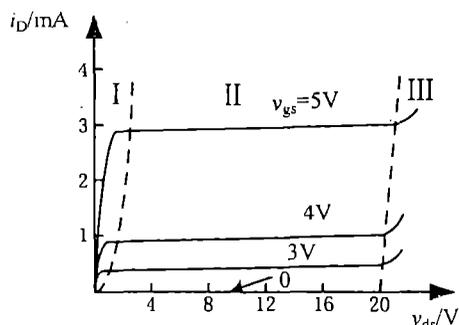
在理想情况下,希望仅用依赖于栅极电压来扩散电子,而用其它扩散的机理对放大总是不利的。但是,在源漏方向上,由隧道势垒将电子限制在沟道中也能产生一种新的放大原理,这是 SET 的基础。正如下面将会看到,这个新的原理将围绕着 FET 存在的问题,即栅极电容与沟道尺寸有关的问题,这个栅极电容在确定电荷灵敏度方面是一个重要因素。当然,只有进一步完善 FET 的工艺(此工艺是指能够可靠地制造出具有纳米尺度的沟道的工艺),从电荷灵敏度来讲,SET 才是最好的器件。

2 单电子晶体管 (SET) 的工作原理

综上所述,FET 的工作原理是电子运动不需要按量子力学的规律,而单电子晶体管 SET 与 FET 器件不同,它是基于内在的量子现象:穿过一个金属-绝缘体-金属结的隧道效应。当两个金属电极由一个厚度仅为 1 nm 的绝缘层隔开时,在 Fermi 能量级的电子能够穿过绝缘体,而在传统的运动中,这样的电子能量就太低,以至于不能克服绝缘区的大势垒。隧道效应表现为绝缘层的一个有限电阻 R_T ,这个电阻取决于对电子波阻碍的传输系数 T 和撞击绝缘层的独立电子波方式的数量 M 。SET 利用了多电子系统中隧道效应的一个关键性质是:对于绝缘层有 $TM \ll 1$,通过绝缘层迁移的电荷 Q 变为量子化是 $Q = Ne$,其中 N 为整数。对电子波动而言 N 不是主题,所以结电阻一定比电阻量子要大,即 $R_T \gg h/e^2 = R_K = 25.8 \text{ K}\Omega^{[3]}$ 。



(a) MOSFET 的简单结构图



(b) MOSFET 的输出特性

图 1 场效应晶体管 (MOSFET) 原理

单电子晶体管 SET 是由两个以串联放置的隧道结构成,如图 2(a)所示。显然,在两个结之间因而就形成了一个“岛”,栅极与这个岛有静电的连接。因此可以将 SET 描述为一个 FET,只不过此时 FET 中的半导体沟道已由 SET 中夹在两个隧道结之间的金属岛来取代。这个岛有总电容为 C_{Σ} ,它是栅极电容和各隧道结电容之和,即为 $C_{\Sigma} = C_g + C_{J1} + C_{J2}$ 。如果岛的尺寸足够地小,当一个单电子从外面隧穿进入这个岛时,将会使岛中这个额外电子的电荷能量 $E_c = e^2/2C_{\Sigma}$ 变得比热运动能量 $k_B T$ 大的多,即 $E_c \gg k_B T$,这里 k_B 是玻尔兹曼常数, T 是绝对温度。这种情况下会出现库仑阻塞现象:一旦某个电子隧穿进入该岛,它将会阻止随后的第二个电子再进入该岛,否则将导致系统总能量的增加,因而不允许发生的过程。显然,只有等待某个电子离开该岛后,另外的电子才有可能再进入,从而可以利用库仑阻塞现象控制单个电子逐一进入、离开岛区,实现单电子隧穿过程。

因为当电子通过岛时经过库仑互相作用后,电子有激烈地互相作用,所以 SET 的分析与 FET 的分析是完全不同的。在 FET 中,电子独立地从源极到漏极,电的输运是由简单地增加每个电子的运动来产生,以扩散-漂移输运为主,控制的是成群电子的运动状态。而在 SET 中,电的输运产生于本系统的集体电荷状态之间的跃迁。这些电荷的状态可由已经穿过隧道结的两个电子数量 N_1 和 N_2 来描述,如图 2(b)所示,图中带横线的方框符号表示一个隧道结,每个结的特性用其电容和隧道电阻表示。SET 器件的特性通过下式所表示的全部静电能量来控制:

$$E_{\text{els}} = E_c [N_2 - N_1 - (C_g v_{gs}/e) - (C_2 v_{ds}/e) + q_0]^2 - eN_2 v_{ds} \quad (1)$$

此能量包括存储在结电容和栅极电容中的能量,以及电压源所提供的能量。其中, v_{gs} 和 v_{ds} 是分别施加在栅源之间和漏源之间的电压。 q_0 为失调栅极电荷,若只涉及 SET 的放大机理,则可将它看作常数。

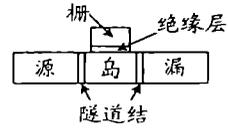
隧穿过程将以全部能量控制的几率独立发生在每个结中,若结电阻满足 $R_{T1}, R_{T2} \gg R_K$,且电压源 v_{gs} 和 v_{ds} 具有很小的内阻抗,按电阻量子的比例大约为库仑频率 $E_c/h^{[1]}$ 。在这个状态下,每个隧穿过程产生一个电子-空穴对,这个电子和空穴在结的对应两边。连续的隧穿过程构成一个 Poisson 过程。更明确地,一个隧穿过程若发生在隧道结 i 中,将有以下给定的几率:

$$\Gamma_i = \frac{1}{R_{Ti} e^2} \frac{\Delta E_i}{1 - \exp(-\Delta E_i/k_B T)} \quad (2)$$

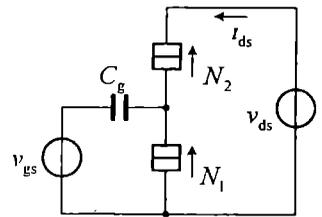
式中: ΔE_i 是隧穿过程引起体系静电能量的降低量, $\Delta E_i = E_{\text{els}}\{N_i^b, N_j\} - E_{\text{els}}\{N_i^a, N_j\}$, E_{els} 是由式(1)确定的, N_i^b 和 N_i^a 分别表示第 i 个隧道结隧穿前后的电子数量。显然, ΔE_i 越大则隧穿几率 Γ_i 也越大。

3 单电子晶体管(SET)的一些应用

单电子晶体管(SET)是微电子科学的一个重要发现。由于可以控制在微小隧道结体系中单个电子的隧穿过程,因而利用它可以设计出多种功能器件。在现代亚微米器件中,限制器件工作速度的是电容充放电时间,而单电子晶体管的电容大约只有 10^{-16}F ,且只要控制单个电子即可实现某种特定功能,所以它的响应速度和功耗都比传统晶体管的极限数据优于上千倍。目前日本已经研制成功在室温条件下工作的单电子晶体管 SET。它至少可以在以下三个方面有重要应用:1)对极微弱电流的测量和制成超高灵敏度的静电计;2)构成新机理的超高速低功耗特大规模量子功能器件、电路和系统,以及量子功能计算机;3)研究高灵敏度红外辐射检测器。本文以单电子晶体管 SET 用于实现量子计算机的读出器为例^[4],说明 SET 可用于放大相关单个量子信号。图 3 为用 SET 读出“qubit”的电



(a) SET 的简单结构图



(b) SET 的电路图

图 2 单电子隧道效应晶体管(SET)

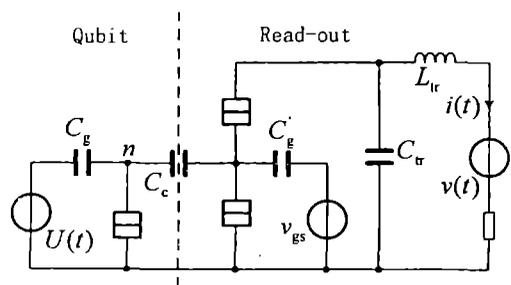


图 3 SET 读出“qubit”电路

路。图中带横线的方框符号表示一个隧道结,虚线左边为“qubit”电路,右边为“read-out”电路。

“qubit”电路是借助于具有 Josephson 耦合能 E_J 的 Josephson 隧道结,由库仑能为 E_C 的超导岛连接一个超导电容构成。通过与电压源连接的栅极电容 C_g 可以静电地影响此岛。而“read-out”电路是由单电子晶体管 SET 构成,用于读出这个 qubit。

另一个用 SET 设计的例子是模仿传统的存储器设计,例如静态存储器单元或者称为触发器。设计电路^[5]如图 4 所示,其工作原理与传统触发器相同。图 4(a)中,隧道结 J_2 和 J_3 构成一个单电子晶体管, J_L 为负载电阻,它是具有典型的隧道电阻,不同于隧道结 J_2 和 J_3 的电阻。

负载电容 C_L 比隧道结电容 C 大得多,它意味着用电子数为 C_L/C 表示一比特的信息。图 4(b)为互补型单电子触发器,其中用单电子晶体管,即隧道结 J_1 和 J_2 替换了图 4(a)中的负载隧道结 J_L ,而它们的隧道电阻是相似的。

4 结束语

在纳米电子器件中,最有特色的是单电子器件。而单电子晶体管 (SET) 是一个电荷放大器件,其机理不同于传统的场效应晶体管 (FET)。可以预见,将来 SET 在很多方面都有应用前景,所以对它和由它构成的电路做深入地理论分析和研究是非常重要的。

参考文献

[1] Peercy P S. The drive to miniaturization[J]. Nature,2000,406:1023 - 1026.
 [2] Meirav U, Kastner M A, Wind S J. Single - electron charging and periodic conductance resonances in GaAs nanostructures[J]. Phys Rev Lett,1990,65:771 - 774.
 [3] Grabert H. Charge fluctuations in the single - electron box: perturbation expansion in the tunneling conductance[J]. Phys Rev,1994,50:17364 - 17377.
 [4] Shnirman A, Schoen G. Quantum measurements performed with a single - electron transistor[J]. Phys Rev B,1997, 57:15400 - 15407.
 [5] Korotkov A N, Chen R H, Likharev K K. Possible performance of capacitively coupled single - electron transistors in digital circuits[J]. J Appl Phys,1995,78: 2520 - 2530.
 [6] 蔡 理. 模拟集成滤波器发展综述[J]. 空军工程大学学报(自然科学版),2000,1(2):91 - 94.

(编辑:姚树峰)

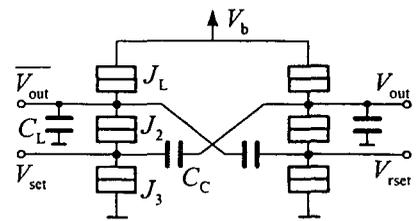
Single - electro Transistor (SET) and Its Application

CAI Li^{1,2}, MA Xi - kui²

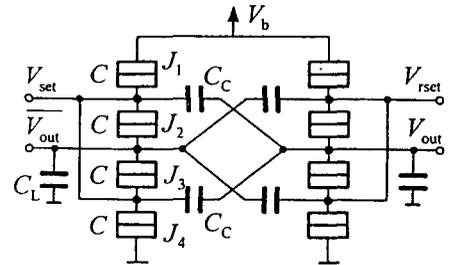
(1. The Engineering Institute, Air Force Engineering University, Xi'an, Shaanxi 710038, China; 2. School of Electrical Engineering, Jiaotong University, Xi'an, Shaanxi 710049, China)

Abstract: As electronic device dimensions approach nanometer scale, quantum effects become especially and increasingly important for device operation, and the transistor structure with new mechanism needs to be adopted. The single - electron transistor (SET) is a typical example of such a structure. In this paper, the operating principle of SETs is analyzed in contrast to that of the conventional transistors (MOSFET) and some applications of SETs are outlined simultaneously.

Key Words: single - electro transistor; nanodevices; quantum effects; tunnel effect; coulomb blockage



(a) 基本设计



(b) 互补型设计

图 4 单电子触发器