

多元件电路板空间热状态的数值模拟

刘明安¹, 董秋霞¹, 陈 硕²,

(1. 空军工程大学 电讯工程学院, 陕西 西安 710077; 2. 西安交通大学 能源与动力学院, 陕西 西安 710049)

摘要: 电子系统的热扩散性是限制电路小型化的主要因素之一, 有效地冷却电子元件对维护电路的正常工作和提高可靠性起着决定性作用。利用有限容积法对五个元件水平放置的电路板组成的矩形封闭空间的流场及温度分布进行了数值模拟, 结果表明, 电子元件的安装位置对空间的温度分布有很大的影响。传统的等间距安装元件不是最佳方案, 非等间距安装可有效降低元件的热负荷。

关键词: 电路板; 电子元件; 热状态; 数值模拟

中图分类号: TH122 **文献标识码:** A **文章编号:** 1009-3516(2001)03-40-43

随着电子技术的飞速发展, 电路的集成化程度日益提高, 芯片的热负荷也不断增大, 使得单位体积容纳的热量也越来越多, 特别是有些在恶劣环境下使用的军用电子产品要求其必须是全封闭的, 散热环境更差, 较高的工作环境温度使得产品性能急剧恶化, 可靠性降低, 故障率大大增加, 因此电子设备的热设计在整个产品设计中占有越来越重要的地位。在电子产品热设计中, 不仅要考虑单个元件的热负荷, 而且还要考虑到各元件之间的相互影响, 即要从整个单元块的热负荷或整机热负荷角度出发, 对元件安装的空间位置进行优化, 找出合理的元件布设方式, 使单元或整机工作时处在给定的热状态以内, 达到提高可靠性的目的。LIU Y 利用有限元法对电子元件安装空间的热问题做过一些数值研究^[1]。有限元法在结构力学计算方面应用得较为普遍, 但对流体计算来说还存在着一定的缺陷。本文在参考 LIU Y 研究工作的基础上, 利用有限容积法, 以一块具有五个芯片的水平放置的线路板为例, 引进 QUICK 格式对芯片等间距布置和非等间距布置情况下所形成的流场和温度分布进行了数值模拟实验, 以表明多芯片空间位置形式对线路板单元块局部空间热状态的影响情况。

1 物理问题

在一截面呈矩形的封闭腔内, 底板上固装有一水平放置的电子电路板, 有五个相同的芯片分别以等间距和非等间距安装在线路板上。如图 1 所示。

芯片的截面尺寸为 $0.25L \times 0.125L$, 线路板的截面尺寸为 $2.75L \times 0.0625L$, 矩形封闭空间的截面尺寸为 $0.75L \times L$ 。各芯片布置时以矩形腔中心线为基准左右对称位置, #3 号芯片始终处于矩形封闭腔内的左右对称线上。 S_2 表示 #1 号芯片与 #2 号芯片中心线间的距离, S_3 表示 #2 号芯片与 #3 号芯片中心线间的距离。假定左壁、右壁、下壁为绝热壁面, 上壁为等温壁面; 腔内空气除密度外, 其它物性为常数; 密度变化根据 Boussinesq 假设计算, 除动量方程中与体积力有关项考虑密度变化以外, 其余各项中的密度亦作为常数处理; 粘性耗散忽略不计, 流动性质为层流。由于腔内的空气受芯片的加热, 使其各部密度发生变化, 在腔内形成自然对流, 芯片的位置不同, 对封闭腔内的流场和温度场将产生

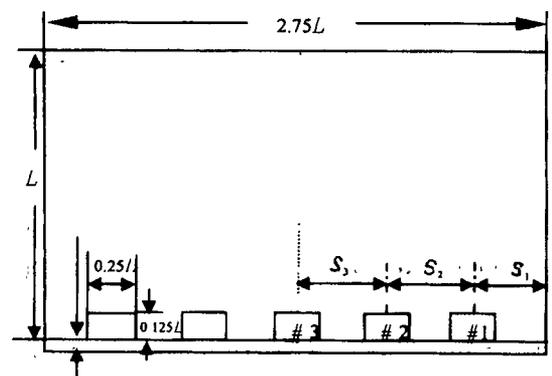


图 1 矩形封闭空间截面简图

收稿日期: 2000-09-19

作者简介: 刘明安(1962-), 男, 陕西西安人, 博士, 主要从事工程传热研究。

相应的影响,本文计算的位置类型为:

- 1) 等间距型 $S_1 = 0.375L$ $S_2 = 0.5L$ $S_3 = 0.5L$
- 2) 非等间距型 $S_1 = 0.375L$ $S_2 = 0.375L$ $S_3 = 0.625L$

腔内各芯片的散热除受对流和导热影响外,芯片与芯片间及芯片与气流间还存在着辐射传热的相互影响,为便于对比分析,本文只考虑腔内导热和对流的混合作用,至于辐射传热的影响,留待以后研究。

2 数学描述

上述矩形腔内的物理过程可由以下数学方程来控制
连续方程:

$$\frac{\partial u}{\partial x} + \frac{\partial v}{\partial y} = 0 \tag{1}$$

x 方向的动量方程:

$$\frac{\partial(\rho u^2)}{\partial x} + \frac{\partial(\rho uv^2)}{\partial y} = -\frac{\partial p_{eff}}{\partial x} + \mu \left(\frac{\partial^2 u}{\partial x^2} + \frac{\partial^2 u}{\partial y^2} \right) \tag{2}$$

y 方向的动量方程:

$$\frac{\partial(\rho uv)}{\partial x} + \frac{\partial(\rho v^2)}{\partial y} = -\frac{\partial p_{eff}}{\partial y} + \mu \left(\frac{\partial^2 v}{\partial x^2} + \frac{\partial^2 v}{\partial y^2} \right) - \rho g \beta \Delta T \tag{3}$$

能量方程:

$$\frac{\partial(\rho u T)}{\partial x} + \frac{\partial(\rho v T)}{\partial y} = \left(\frac{k}{c_p} \right) \left(\frac{\partial^2 T}{\partial x^2} + \frac{\partial^2 T}{\partial y^2} \right) + S \tag{4}$$

能量方程中的 S 项表示源项,该项只在芯片区考虑,在对流区和线路板区, S 项为零。

边界条件为:

- 在所有的固体边界上 $u = 0, v = 0$
- 在矩形腔的上壁 $T = T_0$
- 在矩形腔的左、右、下壁 $\frac{\partial T}{\partial n} \Big|_w = 0$

3 数值方法

采用的数值方法是基于原始变量的差分法,偏微分方程采用控制容积法离散,控制容积如图 2 所示。

离散化前对上述各控制方程进行了无量纲化,各无量纲量定义为:

$$x^* = \frac{x}{L}, \quad y^* = \frac{y}{L}, \quad u^* = \frac{uL}{\alpha_f \sqrt{R_a P_r}}$$

$$v^* = \frac{uL}{\alpha_f \sqrt{R_a P_r}}, \quad P^* = \frac{PL^2}{\rho \alpha_f^2 R_a P_r}, \quad T^* = \frac{T - T_0}{T_1 - T_0}$$

对流项用 QUICK 格式,扩散项用中心差分,压力与速度的耦合问题用 SIMPLE 方法处理。QUICK 格式可以提高离散方程的截差,它是将界面上的函数取为分段线性插值,再加上一个曲

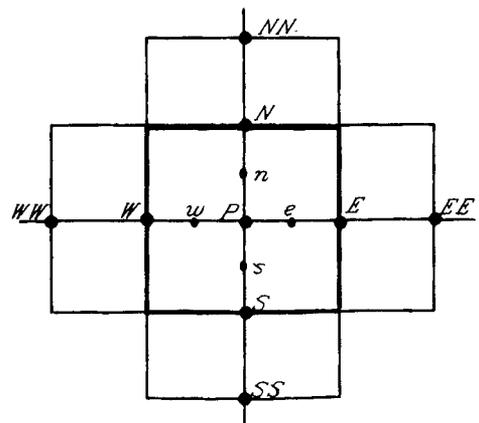


图 2 控制容积简图

率修正项。本计算采用 HAYASE 提出的思路^[2],将界面上插值函数取为:(在东西界面上)

$u_e > 0, u_w > 0$ 时

$$\phi_e = \phi_i + \frac{1}{8}(\phi_{i-1}^* - 2\phi_i^* + 3\phi_{i+1}^*) \quad (5)$$

$$\phi_w = \phi_{i+1} + \frac{1}{8}(-\phi_{i-2}^* - 2\phi_{i-1}^* + 3\phi_i^*) \quad (6)$$

$u_e < 0, u_w < 0$ 时

$$\phi_e = \phi_{i+1} + \frac{1}{8}(3\phi_i^* - 2\phi_{i+1}^* - \phi_{i+2}^*) \quad (7)$$

$$\phi_w = \phi_i + \frac{1}{8}(3\phi_{i-1}^* - 2\phi_i^* - \phi_{i-1}^*) \quad (8)$$

式中 ϕ 为通变量,可分别表示速度和温度。南北界面上的插值函数与上述东西界面上的插值函数相仿。考虑到用 QUICK 格式计算时,对于一维问题是五点格式,对于二维问题则为九点格式,亦即任一节点 P 的离散方程中将会出现近邻的 N, E, W, S 四个点及远邻的 EE, WW, SS, NN 四个节点。所以,第一个内节点的离散方程的建立要特殊处理。本计算中采用边界外虚拟点后边界点的线性插值法来处理该问题,以便场内各节点均采用统一的二阶格式。

对于二维问题,上述各方程离散化后的代数式可写成如下统一形式:

$$\alpha_p P_p = \alpha_E P_E + \alpha_W P_W + \alpha_N P_N + \alpha_S P_S + \alpha_p^0 P_p^0 + b \quad (9)$$

式中各系数的具体表达式可根据陶文铨介绍的方法^[3]推出。

代数方程组用 ADI 方法求解,并赋以块修正;计算时对整个计算区域整体求解,考虑到在固体壁面附近各物理量的梯度较大,计算中采用了非均匀网格,以便在接近固体壁面时形成较细的计算网格。本文在计算时,对第一种布置类型采用了 629×209 的非均匀网格,对第二种布置类型采用了 708×209 的非均匀网格。

4 计算结果及分析

图 3 和图 4 为芯片等间距布置时矩形腔内的流线和温度等值线图。由图 3 可以看出,在腔内有两个矩形涡形成。空气由芯片产生的热量加热,沿中心线上升,运动到上壁时被上壁冷却,而后沿两垂直边壁下降。由于腔内各处热量的相互影响,使得#3 号芯片所在的部位温度最高,而#1 号和#2 号芯片所在的部位温度较低,#3 号芯片的温度比#1 号和#2 号芯片的温度要高出大约 15%。

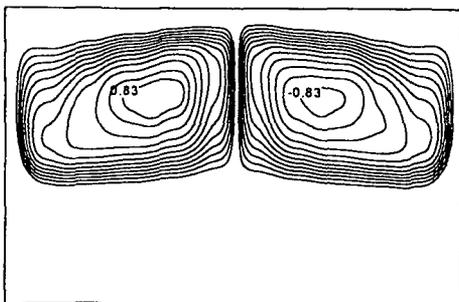


图 3 等间距布置芯片的流线

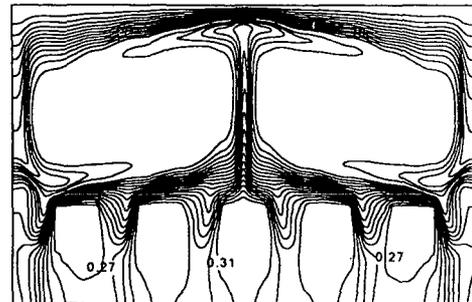


图 4 等间距布置芯片的温度等值线

图 5 和图 6 为芯片非等间距布置时矩形腔内的流线和温度等值线图。这里, S_1 为 1.5, S_3 与 S_2 的比

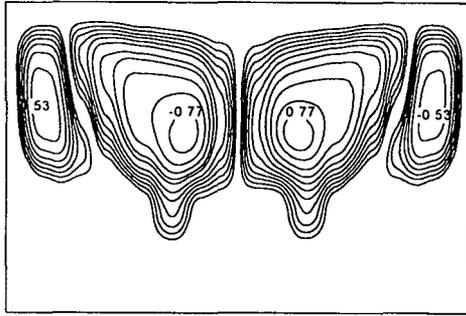


图5 非等间距布置芯片的流线

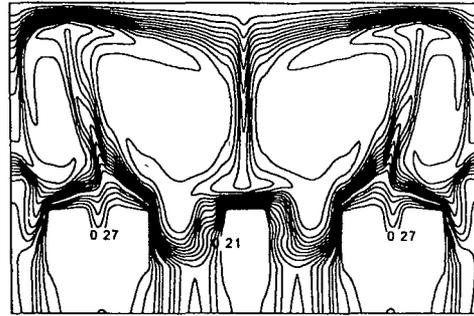


图6 非等间距布置芯片的温度等值线

值为 1.67,可以看出,与等间距布置相比,此种布置形式的腔内流动模型与温度分布发生了较大的变化。在矩形腔内有四个涡形成,被芯片加热的空气沿#1号芯片与#2号芯片之间及#4号芯片与#5号芯片之间上升,在顶部被冷却后沿矩形腔的中心线及两垂直边壁下降。腔内中心部位的#3号芯片的温度较低,而两边芯片的温度最高。两边芯片的温度比中心部位芯片的温度高出大约 22%。

由两种布置类型的计算结果比较来看,非等间距布置芯片比等间距布置芯片的温度场的总体水平要低,平均低出 15%,而对#3号芯片来说,温度下降了 48%,表明适当调整各芯片间的距离,不仅可以使腔内温度场的总体水平进一步下降,还可以使各芯片的温度趋于一致。

计算结果表明,以往等间距安装元件的做法不是最佳方式,是不可取的。在印刷电路板上非等间距布置元件,可有效地降低元件工作环境温度的总体水平,降低电子元件的热负荷。以上结论尽管是以五个元件的电路板为例计算得到的,但对其它数量的多元件电路板也同样适用。

参考文献:

- [1] LIU Y, PHAN - THIEN N, LEUNG C W, et al. An optimum spacing problem for five chips on a horizontal substrate in a vertically insulated enclosure[J]. Computational Mechanics, 1999, 23(8): 466 - 473.
- [2] HAYASE T, HUMPHREY J A C, ANDR GREIF. A Consistently Formulated QUICK Scheme for Fast and Statue Convergence using Finite - Volume Iterative Calculation Procedures[J]. Int. Comp, PHYSICS, 1992, 98(2): 108 - 118.
- [3] 陶文铨. 数值传热学[M]. 西安:西安交通大学出版社, 1998.

Numerical Simulation of Thermal State in the Environment of Circuit Board of Multi Components

LIU Ming - an¹, DONG Qiu - xia¹, CHEN Shuo²

(1 The Telecommunication Engineering Institute of the Air force Engineering University, Xi'an 710077, China; 2 The Energy and Power Engineering Institute, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: Heat dissipation capability of an electronic system has become one of primary limiting factors for circuit miniaturization. Effective cooling of electronic components is crucial in maintaining the circuit normal operation and enhancing reliability. Numerical simulation is performed for flow field and temperature distribution of rectangular enclosure in which there is a five chips horizontal substrate on the bottom by using finite volume approach. The result shows that the position of the arrangement of electronic component affects strongly the temperature distribution of the environment around circuit board. The conventional equispaced arrangement is not an optimum option. Non - equi - spaced arrangement can reduce effectively the thermal load of electronic component. An optimum arrangement position should be selected when designing circuit board.

Key words: circuit board; electronic component; thermal state; numerical simulation.