

航空发动机实时并行仿真器设计及应用

马存宝¹, 庞正社², 宋东¹, 张天伟¹

(1. 西北工业大学 民航工程学院, 陕西 西安 710072; 2. 空军工程大学 电讯工程学院, 陕西 西安 710077)

摘要:给出了利用8个数字信号处理(DSP)微处理器(TMS320-C30)设计航空发动机数字仿真器的原理及结构,讨论了基于多口存储器设计共享存储器的性能特点。在以PC机为主控机构成的主/从仿真器系统上运行了某型发动机仿真模型,给出了仿真模型在该仿真器上运行的任务分配方法,并对单阵元计算及双阵元并行计算的时间进行了比较。

关键词:航空发动机;仿真器;模型;微处理器

中图分类号:TN929.1 **文献标识码:**A **文章编号:**1009-3516(2000)04-0028-03

随着计算机技术的飞速发展,基于超大规模集成电路的微处理器的性能/价格比得到了不断提高,并具有非常友好的用户接口界面,使得非计算机专业人员也容易掌握和使用。有些DSP芯片设计成天然的并行总线结构,非常便于搭配成多处理器并行处理系统^[1]。航空发动机实时数字仿真器就是利用多处理器并行的概念实现高速计算功能的一种专用系统。

目前,在国内外发动机研制中仿真技术起着重要的作用,主要表现在:(1)评价、检验发动机在飞行包线内的控制能力,确保设计质量;(2)完成半物理实验以掌握控制规律,实现数字控制;(3)帮助理解发动机的复杂性能及故障机理,便于进行故障分析及诊断;(4)更进一步可发展为飞行器/推进系统综合控制及飞行员训练模拟器。所有这些工作都要求多处理机具有大的数据吞吐能力和高速数字计算能力。1984年NASA Lewis研究中心利用Motorola的M68000微处理器和Intel多总线系统成功地实现了实时多处理器仿真器(RTMPs),从此开始了发动机实时仿真系统研究的新纪元,出现了许多卓有成效的工作^[2-4]。我单位于1990年完成的某型发动机实时数字仿真器,利用4块TMS320-20阵元机构成多处理器并行系统,动态帧周期为29.6ms,基本实现了实时的要求,其优点是价格便宜、硬件配置简易,缺点是汇编语言编程及定点运算,程序工作繁复。本文讨论基于第三代DSP-TMS320-C30的多处理器并行系统。比起前两代的DSP芯片,C30具有C语言编程、浮点运算的功能,速度可达每秒3300万次浮点运算,片内具有浮点运算加法器、乘法器和多总线结构,片外具有并行总线接口。因此,由C30开发实时数字仿真器,将克服20阵列的缺点,具有一定的通用性。

由TMS320-C30所构成的并行处理仿真器,采用主/从分布式模块结构,如图1所示。系统包含有8个

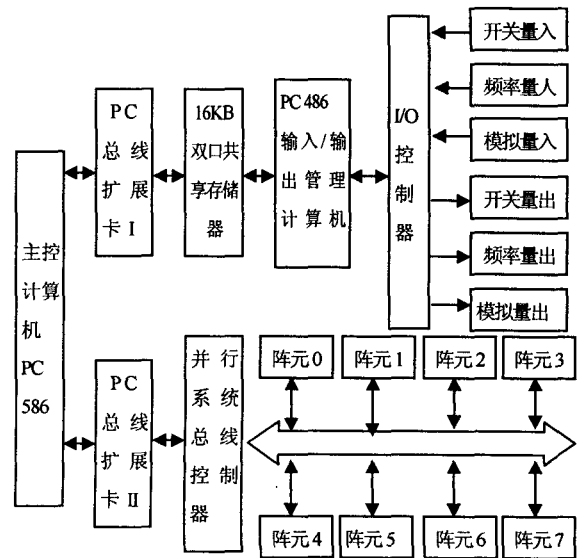


图1 仿真器结构原理图

1 仿真器硬件结构及特点

由TMS320-C30所构成的并行处理仿真器,采用主/从分布式模块结构,如图1所示。系统包含有8个

收稿日期:2000-01-13

作者简介:马存宝(1963-),男,陕西三原人,副教授,主要从事数字仿真研究。

TMS320-C30 阵元机、7 个 2K×16 的双口存贮器、1 个 I/O 输入/输出模块、1 个并行处理总线控制器、1 个 PC 总线扩展卡和 1 台 PC 主机。

主控计算机:可采用 PC-486、PC-586 及其兼容机完成系统的控制、磁盘程序/数据的加载、必要结果存盘、人机交互对话及实时动态特性曲线显示等功能。

阵元列(阵元 0-阵元 7):承担系统的高速计算任务,运算结果送 PC 总线由 PC 机完成数据存贮或显示,并通过由双口 RAM 构成的共享存贮器完成阵元机内部的数据通讯任务。

输入/输出管理计算机:具有多路同步 A/D、多路同步 D/A、开关量入、开关量出、频率量入、频率量出功能。在半物理仿真试验中,可通过 A/D 采样得到油门杆角度、主供油量等必要参数,通过 A/D 输出必要的模拟控制量,开关量入/出完成对工作单元开状态的查询及控制,频率量入/出完成转速信号的输入和输出。

16K 双口共享存储器:构成主控机和输入/输出管理计算机之间的共享存贮器,实现系统通信和交换数据。

并行系统总线控制器:完成 PC 总线对阵元机的控制、隔离、中断服务及管理任务。对大批量数据传输设有 DMA 操作功能,以提高总线吞吐能力。

PC 总线扩展卡 I/II:完成 PC 总线驱动和隔离功能。

该系统中每个阵元机又可直接插入 PC 机总线插槽内与主机构成单阵元主/从系统,其原理图如图 2 所示。每个阵元机有一片 TMS320-C30 芯片,运算速度为 33M FLOPS;128K×32 的高速静态存贮器是阵元机的局部存贮器,并以双寻址方式可被 PC 机占用,作为 PC 机的内存扩展;4K×16 的双口存贮器具有片内总线仲裁器,构成 C30 和 PC 机之间的共享存贮器,这样就大大增强了主/从机间的通信能力;前置放大器、功放和 TLC32044C 构成具有 14 位 A/D、D/A 的语言处理通道;主总线扩展口和扩展总线扩展口用来扩展阵元机的外部功能;16 位并行输入/输出口可用于传输 16 位数据流。

从以上的系统硬件构成及资源可见,该并行仿真器具有以下功能特点:

(1)从系统组成结构来看,该系统采用模块化阵元机构成,每个阵元机具有相同的硬件结构,可根据实际计算量的大小及软件并行度的不同而灵活选配。整个系统采用主/从分布式控制,主机可以和从机并行工作以完成不同的任务;采用一台输入/输出管理计算机来管理系统的 I/O 模块,可以减轻主机的负担,使系统具备处理短帧周期仿真计算的能力。

(2)从通信方式来看,该系统采用双口存贮器作为共享存贮单元,主/从之间及阵元之间可以实时地交换数据,并有广播方式和 DMA 方式可以支持大批量数据的快速通信,还可以利用 C30 的多总线结构使计算和通信并行工作,这样大大增强了系统的处理速度。

(3)从系统耦合程度来看,该系统是一个通过双口存贮器紧耦合的多机系统,由双口存贮器所构成的

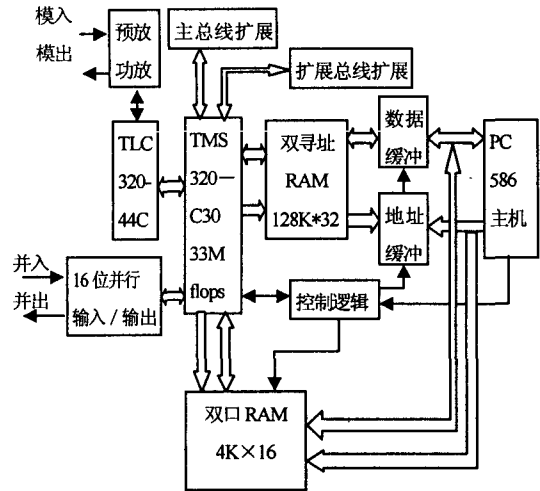


图 2 阵元机结构原理框图

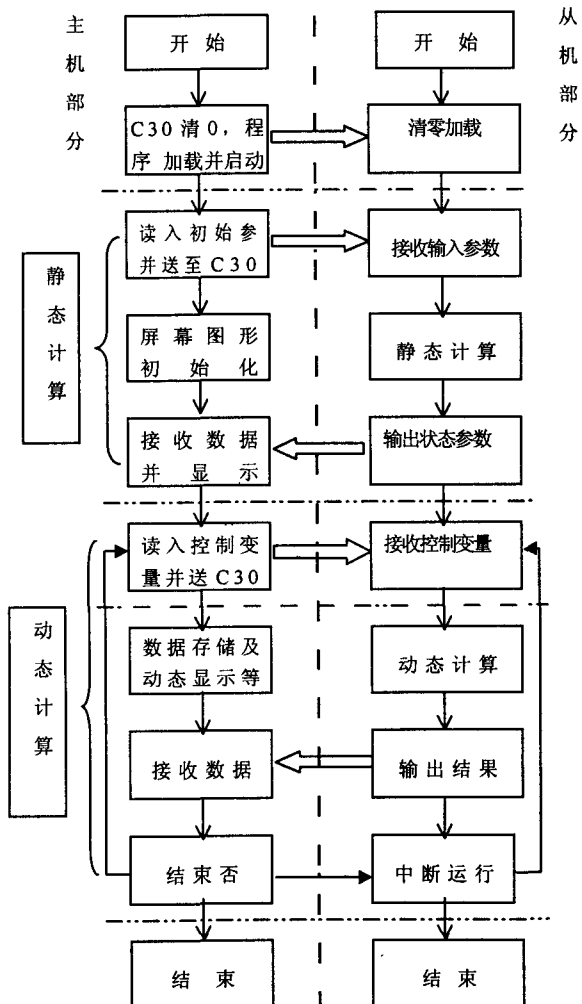


图 3 某型模型在仿真器上运行框图

16K 双口共享存储器,既具有一般全局共享存储器的功能又避开了一般全局共享存储器复杂的总线仲裁电路及总线竞争问题。这样的多机结构不需要各 CPU 之间的时钟同步,同时使各阵元之间的总线得到良好的隔离,可以避免总线之间的串扰、提高总线抗干扰能力。

(4)从系统硬件的管理角度来看,该系统阵元机与阵列机的管理软件可以兼容,只须对阵元机管理软件增加阵元选择功能即可管理阵列机,因此具有很好的使用透明度。

综上所述,该系统不仅具有快的响应时间和很强的数据吞吐能力,而且具有通用性、灵活性、可扩展性和简易性。

2 某型发动机仿真模型的应用

某型发动机实时仿真计算分为两部分:仿真模型部分和实时运行部分(在主机上实施进程调度),具体内容见图 3 所示。本例主要用来检验该仿真器的功能,根据仿真帧周期的要求,对单阵元及两阵元并行计算 Jacobi 矩阵的结果进行了比较。表 1 给出了一个雅可比矩阵计算结果。由图 3 可见,整个仿真过程都是由 PC 主机进行调度,模型计算则在 C30 阵元机上完成。当主机完成对 C30 的检测、清零和加载 OUT 文件后,便启动 C30、进入模型初始化即静态计算阶段。这时由主机从磁盘中读入初始化参数(包括发动机特性参数、控制参数等),并通过 I/O 口输出至 C30;C30 根据接收到的参数完成部件特性数据和变量初猜值的设置并求出相应的静态工作点,以此作为动态过程计算的起始点。进入动态仿真过程后,主机将所读入的控制参数—主供油量 W_f ,加力供油量 W_{faf} 和尾喷口面积 A_e 送至 C30,随后图形显示上一动态计算结果,而此时 C30 在接收到上述三个参数后立即计算动态模型的新值,依次循环。

从表 1 可见本仿真器对 Jacobi 矩阵的并行计算时间几乎达到单板运行时间的一半,并行度达到了 93%,显然是行之有效的。

表 1 单板与并行结果

项目	单阵元	双阵元
Jacobi 阵	5.12088ms	2.75196ms

参考文献:

- [1] Raja P V R, Ganesan S. An SIMD Multiple DSP Microprocessor System for Image Processing[J]. Microprocessors and Microsystems, 1991, 15(7):493~501.
- [2] McLaughlin P. Parallel Processes Engine Model Program[R]. NASA CR - 174641, 1984.
- [3] Smith D L, Stammetti V A. Sequential Linearization As an Approach to Real Time Marine Gas Turbine Simulation[R]. ASME 89-GT-203, 1989.
- [4] Nanahisa Sugiyama Generalized High Speed Simulation of Turbine Engine[R]. ASME 90-GT-270, 1990.

The Design and Application of Real Time Parallel Simulator for Aeroengines

MA Cun-bao¹, PANG Zheng-she², SONG Dong¹, HANG Tian-wei¹

(1. CAEC, Northwestern Polytechnical University, Xi'an 710072, China; 2. The Telecommunication Engineering Institute, AFEU., Xi'an 710077, China)

Abstract: By using 8 Digital Signal Processing (DSP) microprocessors, the principle and structure for designing an aeroengine digital simulator are presented. Based on a multi-port memory, a common shared memory is designed and its characteristics are discussed. An aeroengine simulation model is executed on the master/slave simulator system controlled by a PC computer, and the task assignment method is given. The time of computing the model by one processor is compared with the time by two processors.

Key words: aeroengine; simulator; model; microprocessor